

试卷代号:1011

座位号

中央广播电视大学 2004—2005 学年度第一学期“开放本科”期末考试

计算机专业 计算机组成原理 试题

2005 年 1 月

题号	一	二	三	四	总分
分数					

得分	评卷人
----	-----

一、选择题(每小题 3 分,共 24 分)

- (1) 下列数中最大的数是( )。
  - A. (1010010)<sub>2</sub>
  - B. (512)<sub>10</sub>
  - C. (00101000)<sub>16</sub>
  - D. (235)<sub>16</sub>
- 定点数补码加法具有两个特点:一是符号位( );二是符号位向更高位上的进位( )。
  - A. 与数值位分别进行运算
  - B. 与数值位一起参与运算
  - C. 要舍去
  - D. 表示溢出
- 定点数补码减法可用直接加法器完成,此时,符号位( )参与运算;并把补码形式的减数诸位求反送加法器,再向最低位给出进位信号( )。
  - A. 与数值位分别进行运算,0
  - B. 与数值位一起参与运算,1
  - C. 与数值位分别进行运算,1
  - D. 与数值位一起参与运算,0

4. 长度相同但格式不同的 2 种浮点数,假设前者阶码长、尾数短,后者阶码短、尾数长,其他规定均相同,则它们可表示的数的范围和精度为( )。

- A. 两者可表示的数的范围和精度相同
  - B. 前者可表示的数的范围大但精度低
  - C. 后者可表示的数的范围大且精度高
  - D. 前者可表示的数的范围大且精度高
5. 基址寻址方式中,操作数的有效地址等于( )。
- A. 基址寄存器内容加上形式地址(偏移量)
  - B. 堆栈指针内容加上形式地址
  - C. 变址寄存器内容加上形式地址
  - D. 程序计数器内容加上形式地址
6. ADD R0, R1 加法指令,按操作数的个数是属于( ),使用的寻址方式是( )。
- A. 单操作数
  - B. 双操作数
  - C. 无操作数
  - D. 多操作数
  - E. 寄存器寻址方式
  - F. 寄存器间接寻址方式
  - G. 堆栈寻址方式
  - H. 相对寻址方式

7. 下列说法中( )是正确的。

- A. 半导体 RAM 信息可读可写,且断电后仍能保持记忆
- B. 半导体 RAM 是易失性 RAM,而静态 RAM 中的存储信息是不易失的
- C. 半导体 RAM 是易失性 RAM,而静态 RAM 只有在电源不掉时,所存信息是不易失的
- D. EPROM 是可改写的,因而也是随机存储器的一种
- E. 虚拟存储器管理系统的局部性原理,因此虚存的目的不是为了给每个用户提供比主存容量( )地址空间。

- A. 小得多的逻辑
- B. 大得多的逻辑
- C. 小得多的物理
- D. 大得多的物理

得分	
----	--

1. 新码字, 校验位, 2. 右

得分	
----	--

把正 1. ( 正 X: Y: [X [Y 2. ( 正 (

得分	评卷人
----	-----

二、填空题(每空 4 分,共 16 分)

1. 汉明校验码的实现原理是:在  $k$  个数据位之外加  $r$  个校验位,从而形成一个  $k+r$  位的新码字,使码字的码距均匀拉大。如果要求能检出与自动纠正一位错,包括  $k$  个数据位和  $r$  个校验位,校验位的位数应满足如下关系:\_\_\_\_\_。
2. 在 DMA 方式下,高速 I/O 设备与主存储器每交换一个数据一般要占用一个\_\_\_\_\_。要交换一批数据,则可以有不同的处理方式。一是\_\_\_\_\_,二是\_\_\_\_\_。

得分	评卷人
----	-----

三、计算题(共 20 分)

把正确的答案或选择写进括号内(如果需要,可在二进制小数点后保留 8 位)。

1. (每空 2 分,共 16 分)

$$X = -0.1001 \quad [X]_{补} = ( \quad ) \quad [X]_{补} = ( \quad ) \quad [-X]_{补} = ( \quad )$$

$$Y = 0.0101 \quad [Y]_{补} = ( \quad ) \quad [Y]_{补} = ( \quad ) \quad [-Y]_{补} = ( \quad )$$

$$[X+Y]_{补} = ( \quad )$$

$$[Y-X]_{补} = ( \quad )$$

2. (4 分)

$$(-0.10000) / 0.11010 = ( \quad )$$

2. 简述计算机的控制器(组合逻辑或微程序控制器,二者选一)的组成及每个子部件的作用。

4. 在教学计算机的总线设计中,提到并实现了内部总线和外部总线,这指的是什么含义?二者是如何连接与控制的?

3. 在计算机中,为什么要采用多级结构的存储器系统?



试卷代号:1011

中央广播电视大学 2004—2005 学年度第一学期“开放本科”期末考试  
计算机专业 计算机组成原理 试题答案及评分标准

(供参考)

2005 年 1 月

一、选择题(每小题 3 分,共 24 分)

1. D      2. BC      3. B      4. B  
5. A      6. BE      7. C      8. B

二、填空题(每空 4 分,共 16 分)

1.  $2^k \geq k+r+1$

2. 总线周期      独占总线方式      周期挪用方式

三、计算题(共 20 分)

1. (每空 2 分,共 16 分)

$$X = -0.1001 \quad [X]_{\text{原}} = (1\ 1001) \quad [X]_{\text{补}} = (1\ 0111) \quad [-X]_{\text{补}} = (0\ 1001)$$

$$Y = 0.0101 \quad [Y]_{\text{原}} = (0\ 0101) \quad [Y]_{\text{补}} = (0\ 0101) \quad [-Y]_{\text{补}} = (1\ 1011)$$

$$[X+Y]_{\text{补}} = (1\ 1100)$$

$$[Y-X]_{\text{补}} = (0\ 1110)$$

2. (4 分)

$$(-0.10000)/0.11010 = (-0.10011 \text{ 或 } -0.10100)$$

四、简答题(每小题 10 分,共 40 分)

1. (1)尽可能小的指令集。  
(2)指令系统要有一定的完备程度和有良好的典型性。  
(3)适当的可扩充性。  
(4)简化指令流程设计。

2. 组合逻辑控制器答案:控制器的基本组成有四个。一是有一个能提供指令在内存中的地址的部件,通称程序计数器(PC),服务于读取指令,并接收下一条要执行的指令的地址。

二是有一个能保存读来的指令内容的部件,通称指令寄存器(IR),以提供本指令执行的整个过程中要用到的指令本身的主要信息。

三是脉冲源、启停控制逻辑,指令执行的步骤标记线路,它标记出每条指令的各执行步骤的相对次序关系。

四是全部时序控制信号的产生部件,它依据指令内容、指令的执行步骤(时刻),也许还有别的什么条件信号,来形成并提供出当前各部件时刻要用到的控制信号。计算机整机各硬件系统,正是在这些信号控制下协同运行,产生预期的执行结果,也就是执行一条又一条的指令。

微程序控制器答案:控制器的基本组成有五个。一是有一个能提供指令在内存中的地址的部件,通称程序计数器(PC),服务于读取指令,并接收下一条要执行的指令的地址。

二是有一个能保存读来的指令内容的部件,通称指令寄存器(IR),以提供本指令执行的整个过程中要用到的指令本身的主要信息。

三是控制存储器,用于存储微程序控制器的全部微程序。

四是微指令寄存器,用以保存从控制存储器中读出来的一条微指令。

五是微指令的下地址形成逻辑,用于对微程序自身的控制,其核心问题是以多种合用的方式,为自己形成并提供出下一条要用到的微指令在控制存储器中的地址。

3. 多级存储器系统,是围绕读写速度尚可、存储容量适中的主存储器来组织和运行的,并由高速缓冲存储器缓解主存读写速度慢、不能满足 CPU 运行速度需要的矛盾,用虚拟存储器更大的存储空间,解决主存容量小、存不下规模更大的程序与更多数据的难题,从而达到使整个存储器系统有更高的读写速度、尽可能大的存储容量、相对较低的制造与运行成本。高速缓冲存储器的问题是容量很小,虚拟存储器的问题是读写速度太慢。追求整个存储器系统有更高的性能/价格比的核心思路,在于使用中充分发挥三级存储器各自的优势,尽量避免其短处。

4. 在教学计算机的总线设计中,CPU 一侧使用的数据总线被称为内部总线,在内存存储器和 I/O 接口一侧使用的数据总线被称为外部总线,他们经过双向三态门电路实现相互连接,而双向三态门电路本身就有一个选择接通或断开两个方向的数据信息的控制信号,还有另一个选择数据传送方向的控制信号,只要按照运行要求正确地提供出这 2 个控制信号即可。